

Les OTA à un nœud haute impédance

Table des matières

1	Concepts de base	2
2	L'OTA simple	2
2.1	L'OTA simple non différentiel	2
2.1.1	Constitution	2
2.1.2	Performances petit signal	3
2.1.3	Performances en bruit	8
2.1.4	Performances statiques	9
2.1.5	Performances dynamiques grand signal : le slew-rate	12
2.2	L'OTA simple différentiel	12
2.2.1	Constitution	12
2.2.2	Performances	13
2.2.3	Variante topologique	15
2.3	Utilisation de l'OTA simple	16
3	L'OTA cascode télescopique	17
3.1	L'OTA cascode télescopique non différentiel	17
3.1.1	Constitution	17
3.1.2	Performances petit signal	17
3.1.3	Performances en bruit	21
3.1.4	Performances statiques	22
3.1.5	Le slew-rate	24
3.1.6	Variantes de l'OTA télescopique à sortie simple	24
3.2	L'OTA cascode télescopique à sortie différentielle	24
3.2.1	Constitution	24
3.2.2	Performances petit signal	24
3.2.3	Variantes topologiques	26
3.3	Utilisation de l'OTA télescopique	26
4	L'OTA cascode replié	26
4.1	L'OTA cascode replié non différentiel	26
4.1.1	Constitution	26
4.1.2	Performances petit signal	27
4.1.3	Performances en bruit	29
4.1.4	Performances statiques	30
4.1.5	Le slew-rate	32
4.1.6	Variantes de L'OTA cascode replié à sortie simple	34
4.2	L'OTA cascode replié à sortie différentielle	36

4.2.1	Constitution	36
4.2.2	Performances petit signal	37
4.2.3	Variantes topologiques	38
4.3	Utilisation de l'OTA cascode replié	38
5	L'OTA à charge différentielle télescopique	38
5.1	L'OTA à sortie non différentielle	38
5.1.1	Constitution	38
5.1.2	Techniques de réhaussement de gain	39
5.1.3	Techniques de réhaussement de la marge de phase	39
5.2	L'OTA à sortie différentielle	40
5.2.1	Constitution	40
5.3	Les OTA différentiels classe AB	42
5.3.1	L'OTA classe AB "RQI"	42
5.3.2	L'OTA classe AB "avec suiveur de tension"	42
6	L'OTA à charge différentielle replié	42
6.1	L'OTA à sortie non différentielle	42
6.1.1	Constitution	42
6.2	L'OTA à charge différentielle replié à sortie simple	42
6.3	L'OTA à sortie différentielle	42

1 Concepts de base

Par constitution, les OTA à un nœud haute impédance sont caractérisés par un pôle dominant fixé par les conductances et capacités intrinsèques des transistors de sortie et la charge extrinsèque capacitive et éventuellement résistive et, pour les dispositifs autres que l'OTA simple différentiel qui est structurellement un circuit du premier ordre, par un ou plusieurs pôles auxiliaires générés par la transconductance et la capacité de grille des transistors miroirs ou cascodes. Ainsi, avec

$$\frac{gds}{cs} \propto \frac{I0}{L VE(Cl+cdj)}$$

et

$$\frac{gm}{cgs} \propto \mu \frac{VGS-VTH}{L^2},$$

pour une capacité de charge Cl prépondérante devant les capacités de jonction cdj, un OTA à un nœud haute impédance est susceptible de présenter un pôle dominant (correspondant à une fréquence de coupure très basse) proportionnel à la longueur des transistors de sortie et un premier pôle auxiliaire (correspondant à une fréquence très haute potentiellement de l'ordre du GHz) proportionnel au carré de la longueur du transistor considéré. Ce type de dispositif est donc normalement caractérisé par une bonne marge de phase avec un facteur de séparation des pôles ajustable par la longueur des transistors.

2 L'OTA simple

L'OTA simple peut être formellement considéré comme le dispositif générique de tous les OTA classe A à un nœud haute impédance et constitué d'un seul étage.

2.1 L'OTA simple non différentiel

2.1.1 Constitution

L'OTA simple non différentiel (entrée différentielle et sortie simple) de type N (*figure 1*) est réalisé à partir d'une **paire différentielle** commune (MN1 et MN2) polarisée par une source de courant (MN5) et chargée par un miroir de courant (MP3 et MP4). Le miroir de courant de gain unité, normalement en forte inversion saturée, réalise la symétrie du montage pour le courant de polarisation ($ID_{MN1} = ID_{MN2} = ID_{MN5}/2$), assure la fixation des points de repos en sortie et effectue directement la conversion du signal différentiel d'entrée en signal simple pour la sortie.

Tous les transistors étant considérés idéaux, le courant circulant dans le drain de MN1 est réfléchi par le miroir de courant dans le drain de MP4. Formellement, le courant de sortie *is* sur charge nulle est donc l'expression de la différence des courants de drain de MN1 et MN2 qui sont directement fonctions de la tension d'entrée de l'amplificateur opérationnel. Ce dispositif actif est un amplificateur opérationnel de transconductance (OTA : **Operational Transconductance Amplifier**).

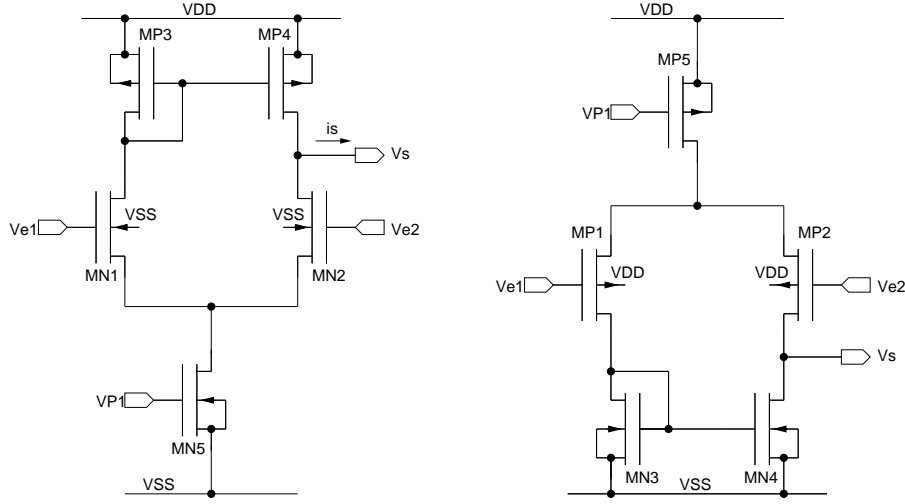


FIGURE 1 –

OTA à sortie simple de type P et N

2.1.2 Performances petit signal

- Performances petit signal et basses fréquences

L'OTA n'est pas un circuit topologiquement symétrique. On ne peut donc pas utiliser directement le principe du demi-circuit pour simplifier son analyse. Pour déterminer les performances dynamiques, on peut considérer le schéma équivalent petit signal de la *figure 2* obtenu à partir du [modèle](#) simple basses fréquences du transistor MOS. En considérant la somme des courants aux nœuds **a**, **b**, et **c** du schéma équivalent avec

$$\begin{aligned}
 gm_1 &= gm_2 \\
 gds_1 &= gds_2 \\
 gmb_1 &= gmb_2 \\
 g_1 &= gm_1 + gmb_1 + gds_1 \\
 g_3 &= gm_3 + gds_3 \\
 gm_3 &= gm_4
 \end{aligned}$$

on détermine

$$v_S = \frac{A v_{e1} + B v_{e2}}{D}$$

en posant

$$A = gm_1 \left(\frac{g_1 g_3 (2gm_3 + gds_1 + gds_3) + g_1 gm_3 gds_1}{g_3 + gds_1} + gm_3 gds_5 \right)$$

$$B = -gm_1 (g_1 (g_3 + gm_3) + gds_5 (gm_3 + gds_1 + gds_3))$$

et

$$\begin{aligned}
 D &= g_1 (2gm_3 (gds_1 + gds_4) + gds_1 (gds_4 + gds_3) + 2gds_3 gds_4) \\
 &\quad + gds_5 (gds_1 + gds_4) (g_3 + gds_1)
 \end{aligned}$$

On en déduit l'expression analytique du gain statique pour une entrée en mode dif-

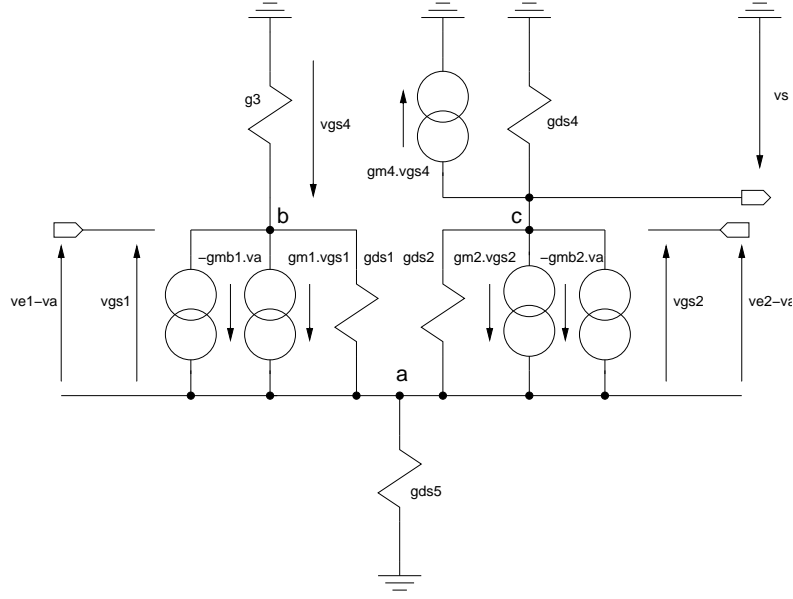


FIGURE 2 -

Schéma équivalent petit signal et basses fréquences

férentiel avec $ve_1 = ved/2$ et $ve_2 = -ved/2$:

$$Ad0 = \frac{vs}{ved} = \frac{A - B}{2D} \approx \frac{gm_1}{gds_1 + gds_4}$$

ainsi que l'expression analytique du gain pour une entrée en mode commun avec $ve_1 = ve_2 = vec$:

$$Ac0 = \frac{vs}{vec} = \frac{A + B}{D} \approx -\frac{gds_5}{2gm_3}$$

Si la paire différentielle est en forte inversion saturée, à partir de l'expression simplifiée de la transconductance du transistor MOS

$$gm = \frac{2IDS}{VGS - VTH} = \frac{2IDS}{VEG}$$

et de l'expression de la conductance de sortie

$$gds = \frac{IDS}{LVE},$$

le paramètre $I0$ étant le courant de polarisation de $MN5$, on détermine la série de formules approximatives :

$$Ad0 \approx \frac{1}{VEG_1} \frac{1}{\frac{1}{L_1 VE_1} + \frac{1}{L_3 VE_3}}$$

$$Ac0 \approx -\frac{|VEG_3|}{2 L_5 VE_5}$$

et

$$RRMC = \left| \frac{Ad0}{Ac0} \right| \approx 2 \frac{gm_1 gm_3}{gds_5(gds_1 + gds_3)} = 2 \frac{L_5 VE_5}{VEG_1 |VEG_3|} \frac{1}{\frac{1}{L_1 VE_1} + \frac{1}{L_3 VE_3}}.$$

Le gain de mode comun $Ac0$ étant normalement très inférieur au gain de mode différentiel $Ad0$, le potentiel du nœud **a** (tension de mode commun) peut être considéré comme une masse virtuelle, on détermine ainsi directement la résistance de sortie

$$rs \approx \frac{1}{gds_2 + gds_4} = \frac{2}{I0} \frac{1}{\frac{1}{L_1 VE_1} + \frac{1}{L_3 VE_3}}.$$

On notera que si la paire différentielle est polarisée en faible inversion, avec $gm = \frac{IDS}{\eta Vt}$, on peut réutiliser directement le formalisme précédent en posant $VEG_i = 2\eta Vt$, et que le gain de mode commun peut être réduit de un à deux ordre d'amplitude par cascodage de la source de courant de la paire différentielle.

- Performances petit signal et moyennes fréquences

- Gain et marge de phase pour une entrée en mode différentiel

Pour étudier simplement le comportement de l'amplificateur aux moyennes fréquences pour une entrée en mode différentiel, on considère que le nœud **a** est une masse virtuelle et on prend en compte les capacités intrinsèques et extrinsèques des transistors ainsi qu'une capacité de charge Cl et on pose :

$$\begin{aligned} c_1 &= cgd_1 + cbd_1 + cgs_3 + cgb_3 + cbd_3 + cgs_4 + cgb_4 \\ c_2 &= cgd_2 + cbd_2 + cgd_4 + cbd_4 + C_l \\ g_1 &= gds_1 + gds_3 + gm_3 \\ g_2 &= gds_2 + gds_4. \end{aligned}$$

Pour une entrée en mode différentiel, l'OTA simple est représentable par le schéma de la figure 3.

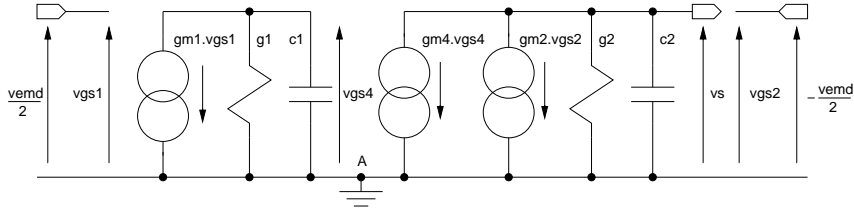


FIGURE 3 -

Schéma équivalent petit signal et moyennes fréquences

On détermine ainsi

$$Ad = \frac{vs}{vemd} = \frac{1}{2} \frac{gm_1 gm_4 + gm_2 (g_1 + c_1 p)}{(g_1 + c_1 p)(g_2 + c_2 p)}$$

soit

$$Ad = \frac{1}{2} \frac{gm_1(gm_4 + g_1)}{g_1g_2} \frac{1 + \frac{p}{\omega_1'}}{(1 + \frac{p}{\omega_1})(1 + \frac{p}{\omega_2})}$$

avec

$$\omega_1 = \frac{g_1}{c_1} \approx \frac{gm_3}{c_1} \quad \omega_2 = \frac{gds_1 + gds_3}{c_2} \quad \text{et} \quad \omega_1' = \omega_1(1 + \frac{gm_4}{g_1}) \approx 2\omega_1.$$

L'OTA simple non différentiel est un circuit du deuxième ordre. Le niveau d'impédance entre gm_3 et $gds_1 + gds_3$ implique la dominance du pôle ω_2 . Quant au pôle non dominant ω_1 , associé au zéro ω_1' , il constitue un doublet pôle-zéro. Le produit gain-bande s'écrit :

$$PGB = Ad\omega_2 \approx \omega_T \approx \frac{I_0}{VEG_1 c_2}$$

et la marge de phase est donnée par :

$$MP \approx 90^\circ - \arctan \frac{\omega_T}{\omega_1} + \arctan \frac{\omega_T}{2\omega_1}.$$

Pour minimiser l'influence du doublet sur le temps d'établissement [2], on peut convenir de placer le pôle non dominant au dessus de ω_T . La marge de phase est ainsi toujours supérieure à 70° (figure 4).

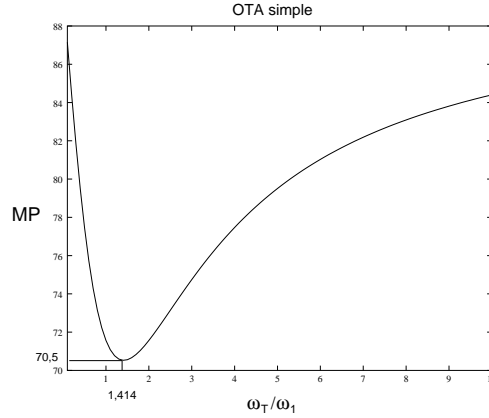


FIGURE 4 –

Marge de phase

Dans le cas très particulier où on fait coïncider ω_T et ω_1 et où on néglige les capacités de jonction en posant $c_1 = cgs_3 + cgs_4 \approx \frac{4}{3}W_3L_3cox$ on obtient la relation simplifiée

$$PGB_{max} \approx \frac{3}{4}\mu_P \frac{|VEG_3|}{Lmin_{\frac{2}{3}}}.$$

Intrinsèquement, une technologie à longueur de canal submicronique permet la synthèse d'OTA simples avec des valeurs de produit gain-bande supérieures au GHz pour une marge de phase supérieure à 70° .

- *Capacités d'entrée basses fréquences :*

Pour la détermination des capacités d'entrée, le nœud **a** de l'OTA ne pouvant pas être considéré comme une masse virtuelle, on peut effectuer le calcul en deux temps.

Tout d'abord, on néglige les capacités de couplage cgd des transistors MN1 et MN2 et on utilise le schéma équivalent de la partie gauche de la *figure 5*. La grille de MN2 étant à la masse et ca étant la somme des capacités parasites connectées au nœud \mathbf{a} , avec

$$gma = gm_2 + gmb_2 + gmb_1 \text{ et } gmd = gds_2 Ad_0 = \pm gds_2 \frac{gm_1}{gds_1 + gds_3}$$

on détermine l'admittance d'entrée

$$ye = \frac{ie}{ve} = cgs_1 p \frac{gma - gmd + ca p}{gm_1 + gma + (ca + cgs_1)p} \approx cg p = cgs_1 \frac{gma - gmd}{gm_1 + gma} p.$$

Ensuite, on prend en compte les capacités de couplage cgd et on considère le schéma équivalent générique de la partie droite de la *figure 5*. Il permet l'expression de l'admittance

$$ye = \frac{ie}{ve} = cg p + cgd p \left(1 + \frac{gm}{2gs} \frac{1 - \frac{22cgs_1}{gs} p}{1 + \frac{cs + cgs_1}{gs} p}\right) \approx cg p + cgd \left(1 + \frac{gm}{2gs}\right) p.$$

Pour la capacité d'entrée ce_1 sur MN1, $gs = g_1$, $cs = c_1$ et

$$ce_1 \approx cg_1 + cgd_1 \left(1 + \frac{gm_1}{2gm_3}\right)$$

avec

$$cg_1 = k (cgs_1 + cgb_1) \text{ et } k \approx 0.5 \left(1 - \frac{gds_1}{gds_1 + gds_3}\right)$$

si le substrat est relié à la source, et avec

$$cg_1 = cgb_1 + k cgs_1 \text{ et } k \approx \frac{0.5gm_1 \left(1 - \frac{gds_1}{gds_1 + gds_3}\right) + gmb_1}{gm_1 + gmb_1}$$

dans le cas contraire. Alors que pour la capacité d'entrée ce_2 sur MN2, $gs = g_2$, $cs = c_2$ et

$$ce_2 \approx cg_2 + cgd_2 \left(1 + \frac{gm_2}{gds_2 + gds_3}\right)$$

avec

$$cg_2 = k (cgs_2 + cgb_2) \text{ et } k \approx 0.5 \left(1 + \frac{gds_1}{gds_1 + gds_3}\right)$$

si le substrat est relié à la source, et avec

$$cg_2 = cgb_2 + k cgs_2 \text{ et } k \approx \frac{0.5gm_1 \left(1 + \frac{gds_1}{gds_1 + gds_3}\right) + gmb_1}{gm_1 + gmb_1}$$

dans le cas contraire. Aux basses fréquences, on peut noter que la capacité de couplage cgd_2 de MN2 est amplifiée par le gain statique Ad_0 de l'amplificateur (effet Miller).

- Limites du modèle de calcul

Le fait de considérer que le nœud de source des transistors de la paire différentielle soit une masse virtuelle pour les moyennes fréquences est une bonne approximation lorsque ces mêmes transistors sont à tension source-substrat différente de zéro. Dans le cas contraire, les capacités drain-substrat sont en parallèles sur MN1 et MN2 et en se combinant avec la capacité parasite présente sur le nœud \mathbf{a} , elles modifient la marge de

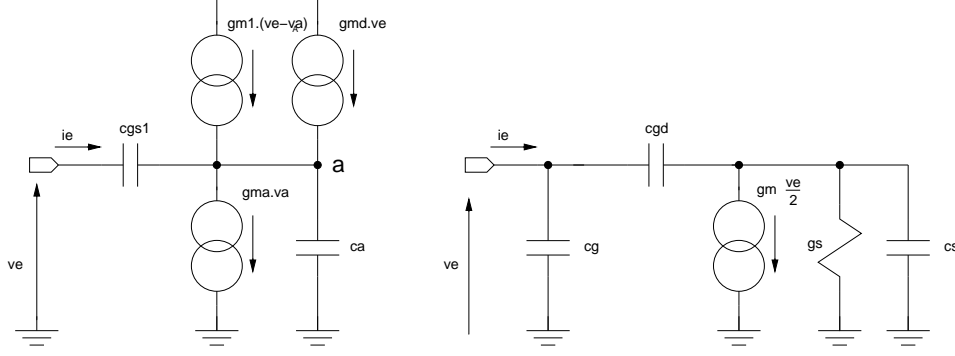


FIGURE 5 –

Modélisation des capacités d'entrée

phase. D'autre part, le modèle MOS utilisé ne prend pas en compte les capacités drain-grilles, les capacités de jonction, les transc capacitances, ..., normalement associées au [modèle capacitif complet](#). Ainsi, les indices de performances dynamiques déterminés ne correspondent qu'à une (bonne) modélisation comportementale susceptible d'introduire typiquement un biais de l'ordre du degré sur la marge de phase.

2.1.3 Performances en bruit

Pour les basses fréquences le [bruit d'un transistor MOS](#) peut être modélisé par un générateur de tension placé en série sur la grille ou un générateur de courant en parallèle sur la sortie. A partir du second mode de représentation, le bruit de l'OTA simple peut être approximativement calculé à partir du schéma de principe de la *figure 6*. Par superposition, in_i étant la source de courant aléatoire associée à la densité spectrale Si_i d'un transistor, et in_s étant le courant aléatoire associé à la densité spectrale de sortie Si_s , on détermine

$$in_s \approx in_1 + in_2 + in_3 + in_4.$$

Les sources de bruit étant décorréelées, on en déduit la densité spectrale correspondante

$$Si_s \approx Si_1 + Si_2 + Si_3 + Si_4.$$

Avec $Si_1 = Si_2$, $Si_3 = Si_4$ et pour la transconductance de l'OTA $Gm = Ad0.gs \approx gm_1$, on obtient

$$Si_s = 2 gm_1^2 Sve_1 + 2 gm_3^2 Sve_3.$$

On calcule ainsi la d.s.p. de bruit équivalente en entrée

$$Sv_e = 2Sve_1 \left(1 + \left(\frac{gm_3}{gm_1} \right)^2 \frac{Sve_3}{Sve_1} \right).$$

Ainsi, les transistors de la paire différentielle contribuent directement au bruit, alors que la contribution des transistors de charge est pondérée par le carré des rapports de leur transconductance de grille. Pour chaque densité spectrale, si on sépare la composante de bruit thermique de la composante de bruit en 1/f, avec

$$Sve(th) = \frac{8}{3} \frac{K_B T_K}{g_m} \text{ et } Sve(1/f) = \frac{KF}{C_{ox}WL} \frac{1}{f} = \frac{KF\mu_0 VEG^2}{2L^2 I_{ds}} \frac{1}{f}$$

on obtient pour le bruit thermique en forte inversion

$$Sve(th) \approx \frac{cst}{g_{m1}} (1 + \frac{g_{m3}}{g_{m1}}) = cst \frac{VEG_1}{I_0} (1 + | \frac{VEG_1}{VEG_3} |).$$

Le bruit thermique généré par l'OTA simple est minimisé en choisissant des fortes transconductances de grille pour les transistors de la paire différentielle d'entrée et des faibles transconductances pour les transistors du miroir de courant. Quant au bruit en 1/f, il s'écrit

$$Sve(1/f) \approx \frac{cst}{f} \frac{KF_1}{L_1^2} \frac{VEG_1}{I_0} (1 + \frac{KF_3}{KF_1} \frac{L_1^2}{L_3^2}).$$

Le bruit en 1/f est minimisé en choisissant des transistors de charge plus longs que les transistors d'entrée qui doivent avoir une forte transconductance (faible tension effective de grille et fort courant de polarisation). D'autre part, le paramètre de modèle KF étant normalement plus petit pour un transistor de type P que pour un transistor de type N, en terme de bruit en 1/f, l'OTA simple de type P est normalement plus performant que l'OTA de type N.

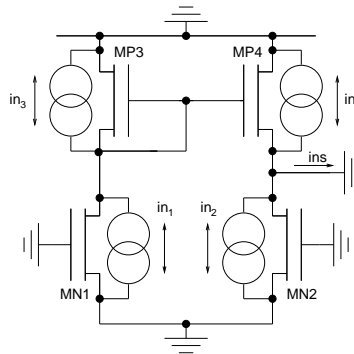


FIGURE 6 –

Modélisation du bruit

2.1.4 Performances statiques

- Tensions de décalage

- Tension de décalage systématique :

En statique, la tension de sortie est égale à $VS0 = VDD - VSG_3$. Par synthèse, elle peut être telle que l'erreur résiduelle correspondante pour une tension d'entrée égale à zéro soit nulle. Si ce n'est pas le cas, une tension de décalage EDO égale à l'opposé de cette tension résiduelle divisée par le gain statique est générée.

- Tension de décalage statistique :

Si on considère le modèle de calcul de la *figure 7*, de part les erreurs d'appariement sur les différents transistor MOS, en terme de variance, par superposition (chaque tran-

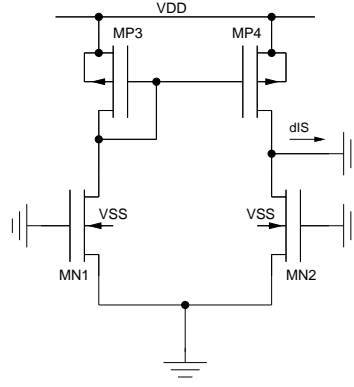


FIGURE 7 -

Modèle de calcul pour la tension de décalage statistique

sistor MOS apporte sa contribution) on peut directement écrire

$$\sigma^2(dIS) = \sigma^2(dIDS_1) + \sigma^2(dIDS_2) + \sigma^2(dIDS_3) + \sigma^2(IDS_4)$$

soit

$$\sigma^2(dIS) = 2\sigma^2(dIDS_1) + 2\sigma^2(dIDS_3).$$

Par définition, Gm étant la transconductance du dispositif, avec

$$\sigma^2(ED_0) = \frac{\sigma^2(dIS)}{Gm^2} = \frac{\sigma^2(dIS)}{gm_1^2} \quad \text{et} \quad gm_1 = \frac{2IDS_1}{VEG_1}$$

on obtient l'écart type en forte inversion

$$\sigma(ED_0) = \sqrt{\frac{1}{2}\sigma^2\left(\frac{dIDS_1}{IDS_1}\right)VEG_1^2 + \frac{1}{2}\sigma^2\left(\frac{dIDS_3}{IDS_3}\right)VEG_1^2}.$$

En termes de paramètres électriques, à partir du [modèle](#) statistique du transistor MOS, on peut écrire

$$\sigma(ED_0) = \sqrt{\frac{1}{2}\sigma^2\left(\frac{d\beta_N}{\beta_N}\right)VEG_1^2 + 2\sigma^2(dVTH_{0N}) + \frac{1}{2}\sigma^2\left(\frac{d\beta_P}{\beta_P}\right)VEG_1^2 + 2\sigma^2(dVTH_{0P})\frac{VEG_1^2}{VEG_3^2}},$$

et en termes de constantes technologiques d'erreur d'appariement on obtient

$$\sigma(ED_0) = \sqrt{\left(\frac{A_{\beta_N}^2}{(WL)_1} + \frac{A_{\beta_P}^2}{(WL)_3}\right)\frac{VEG_1^2}{4} + \frac{A_{VTHN}^2}{(WL)_1} + \frac{A_{VTHP}^2}{(WL)_3}\frac{VEG_1^2}{VEG_3^2}}.$$

soit avec $\beta'_N = \mu_N cox$ et $\beta'_P = \mu_P cox$ et

$$\sigma(ED_0) = \sqrt{\frac{VEG_1^2}{I_0}\left(\frac{\beta'_N}{4L_1^2}A_{\beta_N}^2 VEG_1^2 + \frac{\beta'_P}{4L_3^2}A_{\beta_P}^2 VEG_3^2 + \frac{\beta'_N}{L_1^2}A_{VTHN}^2 + \frac{\beta'_P}{L_3^2}A_{VTHP}^2\right)}$$

Une faible tension de décalage statistique implique, une faible tension effective de grille notamment pour les transistors de la paire différentielle, des transistors de grande longueur et un fort courant de polarisation.

- **Excursion maximum de la tension de mode commun d'entrée**

Elle est fixée par la paire différentielle d'entrée. Avec $Vd1 = VDD - VSG_3$ pour un OTA de type N, on peut écrire directement

$$VSS + VGS_1 + VDS_{5sat} < VEMC < VDD - VSG_3 + VGS_1 - VDS_{1sat}.$$

Avec $VDS_{1sat} \approx VGS_1 - VTH_1$ en forte inversion et $VDS_{1sat} \approx 3Vt$ en faible inversion, on obtient respectivement

$$VP1 + VGS_1 - VTH_5 < VEMC < VDD - VSG_3 + VTH_1$$

et

$$VP1 + VGS_1 - VTH_5 < VEMC < VDD - VSG_3 + VGS_1 - 3Vt.$$

Pour un OTA de type P, l'excursion maximum de la tension de mode commun d'entrée est donnée par :

$$VSD_{1sat} - VSG_1 + VGS_3 + VSS < VEMC < VDD - VSG_1 - VSD_{5sat},$$

soit approximativement

$$VSS + VGS_{3-} - |VTH_1| < VEMC < VP1 - VSG_{1+} + |VTH_5|$$

et

$$3Vt - VSG_1 + VGS_3 + VSS < VEMC < VP1 - VSG_{1+} + |VTH_5|.$$

- **Excursion maximum de la tension de sortie**

Avec $VG_1 > VG_2$, la tension de repos $VS0$ de la sortie de l'OTA simple monte vers VDD et diminue la tension de drain de $MP4$ qui passera en régime ohmique pour $VSD_4 = VDD - VS0 < VSD_{4sat}$. On obtient ainsi la valeur

$$VS0_{max} = VDD - VSD_{4sat} \approx VDD - VSG_{3+} + |VTH_3|.$$

Lorsque $VG_1 < VG_2$, $VS0$ diminue et tend à faire passer $MN2$ en régime ohmique. Avec

$$VDS_2 = VS0 - VG_2 + VGS_2 > VDS_{2sat},$$

on écrit

$$VS0_{min} = VG_2 - VGS_2 + VDS_{2sat} \approx VG_2 - VTH_2.$$

L'OTA simple de type N est donc caractérisé par une excursion de sortie

$$VG_2 - VTH_2 < VS0 < VDD - VSG_{3+} + |VTH_3|.$$

Si la tension résiduelle de sortie est fixée à zéro volt et que VG_2 est placée à la moitié de la tension d'alimentation : $-VTH_2 < VS0 < |VTH_3|$. L'excursion est simplement limitée par les tensions de seuil des transistors de sortie du dispositif. Pour un OTA simple de type P :

$$VSS + VDS_{3sat} < VS0 < VG_2 + VSG_1 - VDS_{1sat}$$

soit approximativement

$$VSS + VGS_3 - VTH_3 < VS0 < VG_{2+} + |VTH_1| .$$

2.1.5 Performances dynamiques grand signal : le slew-rate

Une attaque positive de très forte amplitude sur la grille de $MN1$ bloque le transistor $MN2$. L'intégralité du courant de polarisation $I0$ parcourant la branche correspondante est réfléchi sur $MP4$ et charge à courant constant la capacité présente sur le nœud de sortie, c'est le phénomène de slew-rate tel que

$$SR = \frac{I0}{c_2}.$$

De même, une attaque fortement négative bloque $MN1$, $MP3$ et $MP4$. Tout le courant $I0$ passant par $MN2$ décharge la capacité c_2 à courant constant. Le slew-rate de l'OTA simple est symétrique.

2.2 L'OTA simple différentiel

2.2.1 Constitution

L'OTA simple différentiel de type N (*figure 8*) est réalisé à partir d'une paire différentielle ($MN1$ et $MN2$) polarisée par une source de courant ($MN5$) et chargée par deux charges actives haute impédance ($MP3$ et $MP4$). La stabilisation de la tension de repos en sortie nécessite l'utilisation d'un circuit d'équilibrage qui d'une part fixe la tension statique de mode commun de sortie $VSMC$ sur une valeur généralement égale à la moitié de la tension d'alimentation du dispositif et qui d'autre part assure la stabilité du circuit pour les composantes alternatives de [mode commun](#) .

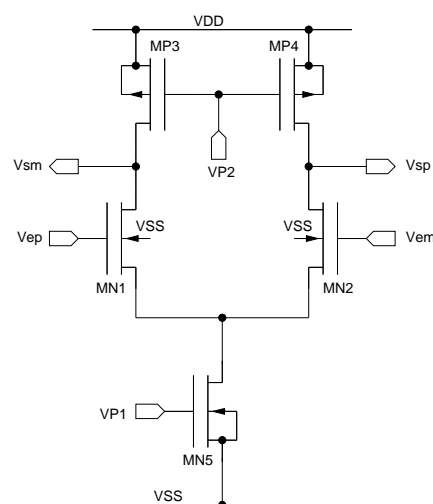


FIGURE 8 –

OTA simple différentiel de type N

2.2.2 Performances

- Performances petit signal

- Gain différentiel :

L'OTA est un circuit topologiquement symétrique. On peut donc utiliser directement le [principe du demi-circuit](#) pour simplifier son analyse. Pour le mode différentiel, on peut considérer le schéma équivalent petit signal de la [figure 9](#).

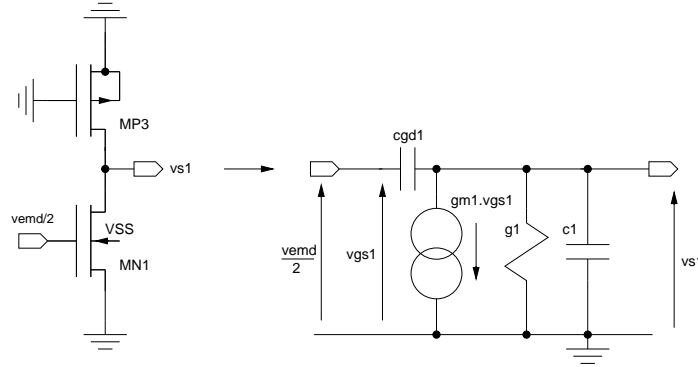


FIGURE 9 –

Schéma équivalent petit signal et moyennes fréquences pour le mode différentiel

La capacité c_1 étant la somme des capacités connectées sur le drain du transistor $MN1$ (parasites et charge), on détermine le gain différentiel moyennes fréquences

$$Ad = Ad0 \frac{1 - \frac{cgd_1}{gm_1} p}{1 + \frac{c1 + cgd_1}{gds_1 + gds_3} p}$$

avec

$$Ad0 = -\frac{gm_1}{gds_1 + gds_3}.$$

L'OTA différentiel a un gain statique pratiquement équivalent à celui de l'OTA non différentiel alors qu'en dynamique il se comporte comme un circuit du premier ordre avec une fréquence de transition

$$\omega_T \approx PGB \approx \frac{gm_1}{c_1} \approx \frac{I_0}{VEG_1 c_1}$$

- Gain de mode commun :

Pour le mode commun et en basses fréquences, on peut considérer le schéma équivalent petit signal de la [figure 10](#). Le facteur 1/2 devant $MN5$ signifie que pour le mode commun on doit considérer que la source de courant délivre la moitié du courant de la paire différentielle. Le gain de mode commun a ainsi comme expression

$$Ac0 = -\frac{gm_1 gds_5}{gds_5(gds_3 + gds_1) + 2gds_3(gm_1 + gmb_1 + gds_1)} \approx -\frac{gds_5}{2gds_3} \frac{gm_1}{gm_1 + gmb_1}$$

soit

$$Ac0 \approx -\frac{L_3 VE_3}{L_5 VE_5}.$$

Comparativement à l'OTA simple non différentiel, le gain de mode commun est très nettement supérieur. Un cascodage de la source de courant de la paire différentielle (si la tension d'entrée de mode commun est suffisante) peut permettre une réduction d'un ordre de grandeur. D'autre part, pratiquement, l'action du circuit de contre-réaction de mode commun nécessaire au bon fonctionnement du dispositif, peut également réduire d'un ordre de grandeur la valeur de Ac_0 .

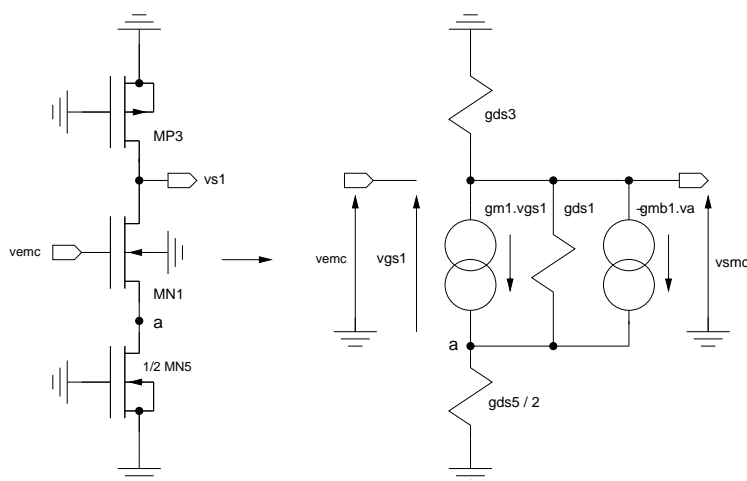


FIGURE 10 –

Schéma équivalent petit signal basses fréquences pour le mode commun

- *Résistance de sortie :*

Pour le mode différentiel, à partir du demi-circuit de la *figure 9* on détermine

$$r_{sd} = \frac{2}{g_{ds1} + g_{ds3}} = \frac{4}{I_0} \frac{1}{\frac{1}{L_1 V E_1} + \frac{L_3}{V E_3}}.$$

Pour le mode commun, à partir du demi-circuit de la *figure 10*, le transistor de la paire différentielle étant cascodée par MN5

$$r_{sc} \approx \frac{1}{g_{ds3}}$$

on notera que cette résistance sera réduite par l'effet du circuit de contre-réaction du mode commun.

- *Capacités d'entrée :*

Si on considère le modèle de calcul de la *figure 11*, pour le mode différentiel, on détermine

$$c_{emd} = 0,5(c_{g1} + c_{gd1}(1 + \frac{g_{m1}}{g_1 + c_1 p})).$$

En basses fréquences, la capacité drain-grille du transistor MN1 est soumise à l'effet Miller avec

$$c_{emd} = 0,5(c_{gs1} + c_{gb1} + c_{gd1}(1 + |Ad_0|)).$$

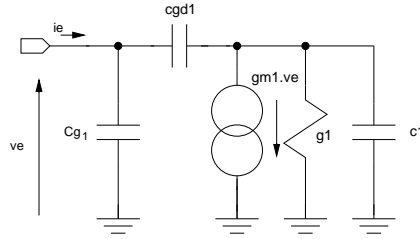


FIGURE 11 –

Demi-circuit pour la capacité d'entrée pour le mode différentiel

- Performances en bruit

Les performances en bruit de l'OTA simple différentiel sont formellement celles de l'OTA non différentiel.

- Performances statiques et dynamiques grand signal

Les expressions formelles des performances statiques et du slew-rate sont identiques à celles du dispositif non différentiel. Pour le slew-rate, il faut noter que par le principe du demi-circuit, que la charge capacitive "référéncée" $c2$ présente sur $Vs1$ et sur $Vs2$ doit être considéré "flottante" en mode différentiel avec une valeur effective $c2/2$ (figure 12).

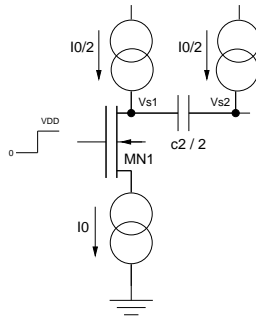


FIGURE 12 –

Modèle pour la détermination du slew-rate pour le mode différentiel

2.2.3 Variante topologique

En connectant les entrée de l'OTA sur les grilles des transistors de charge MP3 et MP4 (figure 13) on effectue une manipulation topologique appelée recyclage du courant de polarisation. Ce faisant, les transistors de charge deviennent des transistors "signal", dans le sens ou ils contribuent directement aux performances dynamiques du circuit, puisque la transconductance totale de l'OTA initialement égale à la transconductance de MN1, est maintenant égale à la somme des transconductances de MN1 et MP3 (OTA dit à entrées complémentaires). A marge de phase identique, la variante topologique présente un meilleur gain statique, une meilleure fréquence de transition et un meilleur "slew-rate" (au sens vitesse d'excursion). En effet le courant de charge de la capacité de sortie dépend du signal d'entrée, ce qui confère au dispositif un fonctionnement de type

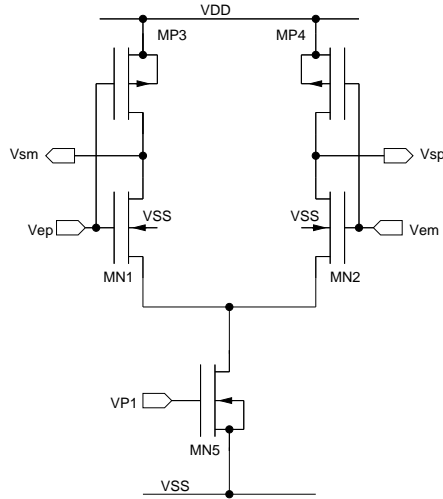


FIGURE 13 –

OTA simple différentiel à entrées complémentaires

push-pull (*figure 14*). Par contre, la tension de polarisation de grille de MP3 et MP4 étant la tension d'entrée de mode commun, leur tension de saturation est fixée à une valeur normalement plus grande ($V_{SG3} = V_{DD} - V_{EMC}$) et l'excursion de la tension de sortie peut être réduite (ainsi que l'excursion de la tension de mode commun d'entrée). D'autre part, les capacités d'entrée sont augmentées. On notera que le recyclage est d'autant plus effectif que la tension d'entrée de mode commun est proche de VDD pour un dispositif de type N (faible tension effective de grille typiquement associée à une faible tension d'alimentation).

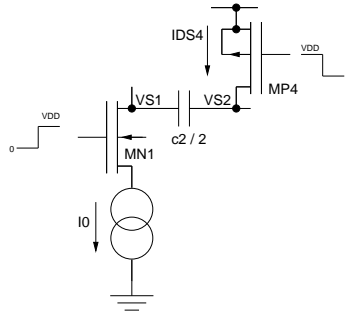


FIGURE 14 –

Modèle pour la détermination du slew-rate de l'OTA à entrées complémentaires

2.3 Utilisation de l'OTA simple

L'OTA simple a pour caractéristiques principales, un gain statique réduit (quelques dizaines), une excursion de sortie limitée ($\approx |V_{TH}|$), une fréquence de transition élevée (le GHz) pour une bonne marge de phase ($> 70^\circ$). Il peut être utilisé comme dispositif principal en hautes fréquences ou comme primitive pour la réalisation des amplificateurs opérationnels à plusieurs étages ciblant des grands gains statiques.

3 L'OTA cascode télescopique

3.1 L'OTA cascode télescopique non différentiel

3.1.1 Constitution

L'amplificateur opérationnel télescopique cascode à miroir de courant de type N (*figure 15*) est simplement obtenu par **cascodage** des transistors d'entrée de la paire différentielle et du miroir de courant de l'amplificateur opérationnel à miroir de courant simple. Cette manipulation topologique a pour but essentiel l'obtention d'un dispositif à gain statique élevé.

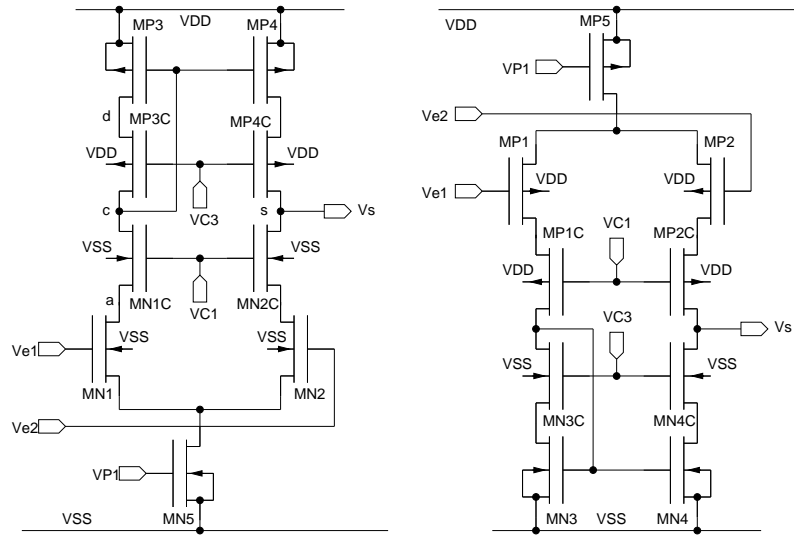


FIGURE 15 – Amplificateurs opérationnels cascodes télescopiques de type P et N

3.1.2 Performances petit signal

L'OTA télescopique cascode à miroir de courant étant un circuit à sept nœuds, un calcul direct de la fonction de transfert serait d'un intérêt très limité. Les différents indices de performance du dispositif seront obtenus par déduction, à partir des indices de l'OTA simple et en utilisant le principe du transistor **composite cascodé** de la *figure 16*.

- Performances basses fréquences

Les indices de performance petit signal de l'OTA simple permettent de déterminer directement

$$Ad0 \approx \frac{gmc_1}{gdsc_1 + gdsc_3}$$

$$Ac0 \approx -\frac{gds_5}{2gmc_3}$$

$$RRMC = \left| \frac{Ad0}{Ac0} \right| \approx 2 \frac{gmc_1 gmc_3}{gds_5 (gdsc_1 + gdsc_3)}$$

$$rs = \frac{1}{gs} = \frac{1}{gdsc_1 + gdsc_3}.$$

En forte inversion, gmc_1 et gmc_3 peuvent être approximés respectivement par gm_1 et gm_3 et $gdsc_1$ et $gdsc_3$ peuvent être approximés respectivement par

$$gdsc_1 \approx gds_1 \frac{gds_{1C}}{gm_{1C} + gmb_{1C}} \approx gds_1 \frac{VEG_{1C}}{L_{1C}VE_{1C}}$$

et

$$gdsc_3 \approx gds_3 \frac{gds_{3C}}{gm_{3C} + gmb_{3C}} \approx gds_3 \frac{VEG_{3C}}{L_{3C}VE_{3C}}.$$

Selon la valeur des tensions effectives de grille et des longueurs des transistors cascodes, un gain de plus de un à deux ordres de grandeur, peut être escompté par rapport à l'OTA simple sur le gain statique et la résistance de sortie .

Le produit gain-bande du dispositif est approximativement celui de l'OTA simple

$$PGB = Ad_0\omega_s \approx \frac{gm_1}{CS} \approx \frac{I_0}{VEG_1 CS}.$$

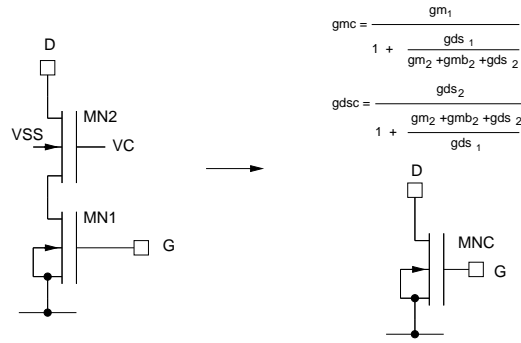


FIGURE 16 – Principe du transistor composite cascadé télescopique

- Performances moyennes fréquences

Pour les moyennes fréquences, il suffit d'observer que d'une part, pour le mode différentiel, en l'absence de la connexion drain-grille du miroir cascadé, l'OTA est un circuit présentant un pôle dominant par le nœud de sortie et deux pôles non dominants par les nœuds internes des cascades, et que d'autre part, le courant de sortie is de l'OTA est dû à la différence entre le courant de drain de $MN1$, réfléchi et filtré par le miroir de courant, et le courant de drain de $MN2$. D'après le schéma équivalent de la *figure 17* on peut donc écrire

$$is \approx gm_1 \frac{ed}{2} T(p) + gm_2 \frac{ed}{2} \approx gm_1 \frac{ed}{2} (T(p) + 1)$$

Pour expliciter $T(p)$ sous la forme d'un circuit du second degré, on peut utiliser l'équivalence de la *figure 18*. Si les deux branches du **miroir de courant cascadé** sont identiques, avec

$$G3C = gm_{3C} + gmb_{3C} + gds_{3C}$$

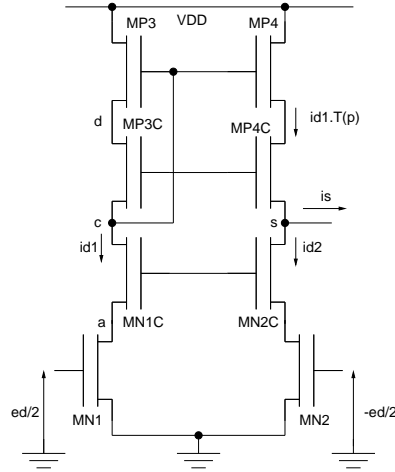


FIGURE 17 – Modélisation de l'OTA pour les moyennes fréquences

$$CC \approx cbd_{1C} + cgd_{1C} + cbd_{3C} + cgd_{3C} + 2(cgs_3 + cgb_3)$$

$$CD \approx cbd_3 + cgd_3 + cgs_{3C} + cbs_{3C}$$

$$\beta = \frac{G3C + gds_3}{CD} + \frac{gds_{3C}}{CC} \approx \omega_d = \frac{gm_{3C} + gmb_{3C}}{CD}$$

$$\gamma = \frac{gm_3 G3C + gds_{3C} gds_3}{CD CC} \approx \omega_c \omega_d = \omega_d \frac{gm_3}{CC}$$

on détermine

$$T(p) = \frac{1}{p^2 + \beta p + \gamma}$$

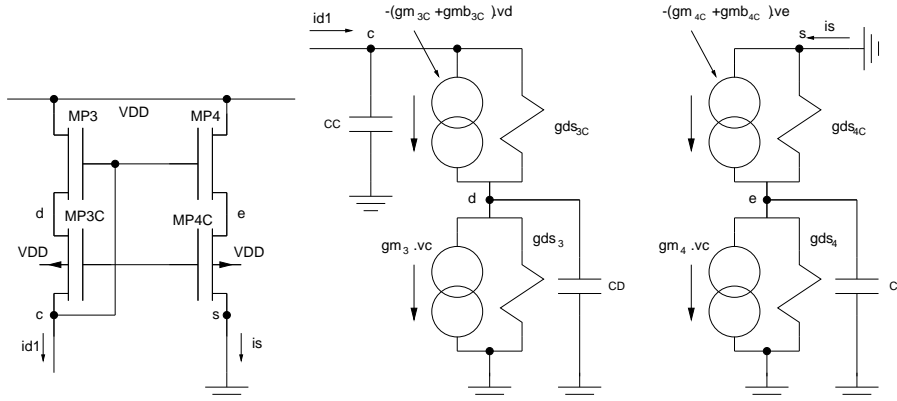


FIGURE 18 – Modélisation du miroir cascodé pour la détermination de $T(p)$

Si on considère le pôle dominant associé au nœud de sortie s et le pôle non dominant associé au nœud interne a du transistor cascode de la paire différentielle, avec

$$CA = cbd_1 + cgd_1 + cgs_{1C} + cbs_{1C} \text{ et } \omega_a \approx \frac{gm_{1C} + gmb_{1C}}{CA}$$

$$CS = cbd_{2C} + cgd_{2C} + cbd_{4C} + cgd_{4C} + C_l \text{ et } \omega_s \approx \frac{gs}{CS},$$

la réponse en fréquence de l'OTA peut être approximée pour le mode différentiel par la fonction de transfert du quatrième ordre

$$Ad \approx \frac{Ad0}{2\omega_a\omega_s} \frac{p^2 + \beta p + 2\gamma}{(p + \omega_s)(p + \omega_a)(p^2 + \beta p + \gamma)}.$$

Cette fonction de transfert est quelque fois réduite au deuxième ordre en ne considérant que les pulsations ω_s et ω_a . Dans ce cas, la **marge de phase** associée est donnée simplement par

$$MP \approx 90^\circ - \arctan \frac{\omega_T}{\omega_s} - \arctan \frac{\omega_T}{\omega_a}.$$

On peut noter que cette approximation est difficilement justifiable, d'une part parce que la dominance de ω_a devant ω_c est difficile à assurer, et que d'autre part le doublet pôle-zéro généré par le miroir est souvent complexe avec pour le pôle $\omega_c > \frac{\omega_d}{4}$, et pour le zéro $\omega_c > \frac{\omega_d}{8}$.

- Capacités d'entrée basses fréquences

Les capacités d'entrée peuvent être calculées également à partir de la procédure utilisée pour le calcul de l'OTA simple. Pour la capacité d'entrée Ce_1 sur MN1,

$$Ce_1 \approx cg_1 + cgd_1 \left(1 + \frac{gm_1}{2gm_{1C}}\right)$$

avec

$$cg_1 = k (cgs_1 + cgb_1) \text{ et } k \approx 0.5 \left(1 - \frac{gdsc_1}{gdsc_1 + gdsc_3}\right)$$

si le substrat de la paire différentielle est relié à la source, et avec

$$cg_1 = cgb_1 + k cgs_1 \text{ et } k \approx \frac{0.5gm_1 \left(1 - \frac{gdsc_1}{gdsc_1 + gdsc_3}\right) + gmb_1}{gm_1 + gmb_1}$$

dans le cas contraire. Alors que pour la capacité d'entrée Ce_2 sur MN2, en tenant compte de la capacité d'entrée du montage cascode

$$Ce_2 \approx cg_2 + cgd_2 \left(1 + \frac{gm_2 + gds_{4C} |Ad0|}{gm_{2C} + gmb_{2C} + gds_2}\right)$$

avec

$$cg_2 = k (cgs_2 + cgb_2) \text{ et } k \approx 0.5 \left(1 + \frac{gdsc_1}{gdsc_1 + gdsc_3}\right)$$

si le substrat est relié à la source, et avec

$$cg_2 = cgb_2 + k cgs_2 \text{ et } k \approx \frac{0.5gm_1 \left(1 + \frac{gdsc_1}{gdsc_1 + gdsc_3}\right) + gmb_{1C}}{gm_1 + gmb_1}$$

dans le cas contraire. Aux basses fréquences, on peut noter que la capacité de couplage cgd_2 de MN2 est amplifiée par une fraction du gain statique $Ad0$ (l'effet Miller est réduit par cascodage).

3.1.3 Performances en bruit

Si on considère que le bruit des transistors cascodant est négligeable devant le bruit des transistors cascodés, d'un point de vue formel, le bruit de l'OTA cascode télescopique à miroir de courant est identique au bruit de l'OTA simple. A partir du schéma de principe de la *figure 19* on peut ainsi écrire l'expression du courant de bruit de sortie

$$isn = in_1 + in_2 + in_3 + in_4.$$

A partir de la transconductance de l'OTA $Gm = Ad0.gs \approx gm_1$, on calcule la d.s.p. équivalente ramenée en entrée

$$Sve = 2Sve_1 \left(1 + \left(\frac{gmc_3}{gmc_1} \right)^2 \frac{Sve_3}{Sve_1} \right).$$

Les transistors cascodés de la paire différentielle contribuent directement au bruit, alors que la contribution des transistors de charge cascodés est pondérée par le carré des rapports de leur transconductance de grille. En séparant la composante de bruit thermique de la composante de bruit en $1/f$, on obtient pour le bruit thermique en forte inversion

$$Sve(th) \approx \frac{cst}{gmc_1} \left(1 + \frac{gmc_3}{gmc_1} \right) \approx cst \frac{VEG_1}{I_0} \left(1 + \left| \frac{VEG_1}{VEG_3} \right| \right).$$

Le bruit thermique généré par l'OTA est minimisé en choisissant des fortes transconductances de grille pour les transistors de la paire différentielle d'entrée et des faibles transconductances pour les transistors du miroir de courant cascodé. Quant au bruit en $1/f$, il s'écrit

$$Sve(1/f) \approx \frac{cst}{f} \frac{KF_1}{L_1^2} \frac{VEG_1}{I_0} \left(1 + \frac{KF_3}{KF_1} \frac{L_1^2}{L_3^2} \right).$$

Le bruit en $1/f$ est minimisé en choisissant des transistors de charge plus longs que les transistors d'entrée qui doivent avoir une forte transconductance. D'autre part, le paramètre de modèle KF étant beaucoup plus petit pour un transistor de type P que pour un transistor de type N, en terme de bruit en $1/f$, l'OTA de type P est généralement plus performant que l'OTA de type N.

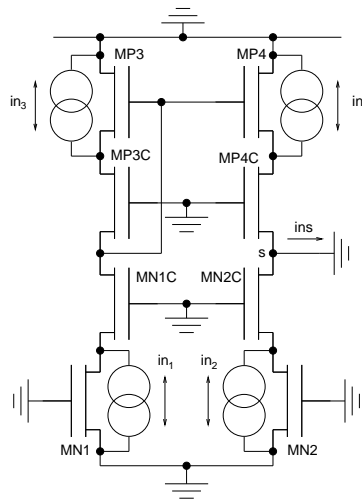


FIGURE 19 – Modélisation de l'OTA pour le calcul du bruit

3.1.4 Performances statiques

- *Tension de décalage systématique :*

En statique, la tension de sortie est égale à $VS0 = VDD - VSG_3$. Par synthèse, elle peut être telle que l'erreur résiduelle correspondante pour une tension d'entrée égale à zéro soit nulle. Si ce n'est pas le cas, une tension de décalage $ED0$ égale à l'opposé de cette tension résiduelle divisée par le gain statique est générée.

- *Tension de décalage statistique :*

Une variation du courant de drain d'un transistor cascode n'affectant que la tension drain-source du transistor cascodé, si la tension effective de drain est suffisante, son courant de polarisation n'est statistiquement pas affecté. Ainsi, la tension de décalage statistique de l'OTA cascode télescopique, est formellement identique à la tension de décalage statistique de l'OTA simple avec en forte inversion et en terme de paramètres électriques

$$\sigma(ED_0) = \sqrt{\frac{1}{2}\sigma^2\left(\frac{d\beta_N}{\beta_N}\right)VEG_1^2 + 2\sigma^2(dVTH0_N) + \frac{1}{2}\sigma^2\left(\frac{d\beta_P}{\beta_P}\right)VEG_1^2 + 2\sigma^2(dVTH0_P)\frac{VEG_1^2}{VEG_3^2}},$$

alors qu'en termes de constantes technologiques d'erreur d'appariement on obtient

$$\sigma(ED_0) = \sqrt{\left(\frac{A_{\beta_N}^2}{(WL)_1} + \frac{A_{\beta_P}^2}{(WL)_3}\right)\frac{VEG_1^2}{4} + \frac{A_{VTHN}^2}{(WL)_1} + \frac{A_{VTHP}^2}{(WL)_3}\frac{VEG_1^2}{VEG_3^2}}.$$

soit avec $\beta'_N = \mu_N Cox$ et $\beta'_P = \mu_P Cox$ et

$$\sigma(ED_0) = \sqrt{\frac{VEG_1^2}{I_0}\left(\frac{\beta'_N}{4L_1^2}A_{\beta_N}^2 VEG_1^2 + \frac{\beta'_P}{4L_3^2}A_{\beta_P}^2 VEG_3^2 + \frac{\beta'_N}{L_1^2}A_{VTHN}^2 + \frac{\beta'_P}{L_3^2}A_{VTHP}^2\right)}$$

Une faible tension de décalage statistique implique, une faible tension effective de grille pour les transistors de la paire différentielle, des transistors de grande longueur et un fort courant de polarisation.

- **Excursion maximum de la tension de mode commun d'entrée**

Elle est fixée par la **paire différentielle d'entrée**. Si $VEMC_0$ est une éventuelle tension statique de mode commun de la paire différentielle, pour un OTA de type N, avec

$$VC1 = VGS_{1C} + VDS_1 - VGS_1 + VEMC_0$$

et

$$Vd1 = VC1 - VGS_{1C}$$

on détermine l'excursion de mode commun d'entrée

$$VDS_{5sat} + VGS_1 + VSS < VEMC < VDS_1 - VDS_{1sat} + VEMC_0.$$

Pour l'OTA de type P, avec

$$VC1 = VEMC_0 - VSD_1 - VSG_{1C} + VSG_1,$$

on détermine

$$VSD_{1sat} - VSD_1 + VEMC_0 < VEMC < VDD - VSG_1 - VSD_{5sat}.$$

- **Excursion maximum de la tension de sortie**

L'excursion de sortie dépend des tension de polarisation des transistors cascades. Pour l'OTA de type N, avec

$$VC3 = VDD - VSD_4 - VSG_{4C}$$

et la condition du régime saturé pour pour le transistor $MP4C$

$$VGD_{4C} > VSD_{4Csat} - VSG_{4C}$$

soit

$$VC3 - VS_0 > VSD_{4Csat} - VSG_{4C}$$

on détermine

$$VS_0 < VDD - VSD_3 - VSD_{3Csat}.$$

Alors qu'avec la condition du régime saturé pour pour le transistor $MN2C$

$$VDG_{2C} > VDS_{2Csat} - VGS_{2C}$$

soit

$$VC3 = VDD - VSD_4 - VSG_{4C}$$

et la condition du régime saturé pour pour le transistor $MP4C$

$$VS_0 - VC1 > VDS_{2Csat} - VGS_{2C}$$

on détermine

$$VS_0 > VDS_2 + VDS_{2Csat} - VGS_2 - VEMC_0.$$

L'excursion de la tension de sortie de l'OTA cascodé télescopique de type N est donc donnée par

$$VDS_2 + VDS_{2Csat} - VGS_2 - VEMC_0 < VS_0 < VDD - VSD_4 - VSD_{4Csat}.$$

L'optimum d'excursion est atteint avec

$$VDS_2 = VDS_{2sat} \approx VGS_2 - VTH_2 \text{ et } VSD_4 = VSD_{4sat} \approx VGS_4 - |VTH_4|.$$

On peut noter que cet optimum est en contradiction avec la valeur VDS_2 permettant un mode commun d'entrée maximum qui est obtenu pour une valeur VDS_2 la plus

grande possible, puisque la valeur particulière $VDS_2 = VDS_{2sat}$ avec une alimentation symétrique et $VEMC_0 = 0$ correspond à $VEMC_{min} = 0$.

Pour l'OTA de type P, l'excursion maximum de la tension de sortie est donnée par

$$VSS + VDS_4 + VDS_{4C_{sat}} < VS_0 < VEMC_0 - VSD_2 - VSD_{2C} + VSG_2.$$

3.1.5 Le slew-rate

Une attaque positive de très forte amplitude sur la grille de $MN1$ bloque le transistor $MN2$. L'intégralité du courant de polarisation $I0$ parcourant la branche correspondante est réfléchi sur $MP4$ et charge à courant constant la capacité présente sur le nœud de sortie, c'est le phénomène de slew-rate tel que

$$SR = \frac{I0}{CS}.$$

De même, une attaque fortement négative bloque $MN1$, $MP3$ et $MP4$. Tout le courant $I0$ passant par $MN2$ décharge la capacité CS à courant constant. Le slew-rate de l'OTA télescopique est symétrique.

3.1.6 Variantes de l'OTA télescopique à sortie simple

En terme de variantes topologiques, on peut ne cascader qu'un transistor sur deux (OTA cascodes semi-repliés).

3.2 L'OTA cascode télescopique à sortie différentielle

3.2.1 Constitution

L'amplificateur opérationnel cascode télescopique à sortie différentielle est obtenue en remplaçant le miroir de courant cascodé de l'OTA à sortie simple par une charge active cascodée (*figure 20*). Comme tous les dispositifs à sortie différentielle haute impédance, il est nécessaire d'utiliser un circuit d'équilibrage qui d'une part fixe la tension de mode commun en sortie sur une valeur normalement égale à la moitié de la tension d'alimentation et qui d'autre part assure la stabilité du circuit pour les composantes alternatives de [mode commun](#).

3.2.2 Performances petit signal

Les performances petit signal de l'OTA cascode télescopique peuvent directement être obtenues à partir des performances de l'OTA simple en utilisant le principe du transistor composite cascodé.

- Performances basses fréquences

Comportementalement, on peut ainsi écrire

$$Ad0 \approx \frac{gmc_1}{gdsc_1 + gdsc_3}$$

$$Ac0 = -\frac{gmc_1 gds_5}{gds_5(gdsc_3 + gdsc_1) + 2gdsc_3(gmc_1 + gmb_1 + gdsc_1)} \approx -\frac{gds_5}{2gdsc_3} \frac{gmc_1}{gmc_1 + gmb_1}$$

Les performances en bruit, les performances statiques et le slew-rate de l'OTA différentiel sont formellement identiques à celles de l'OTA à sortie simple.

3.2.3 Variantes topologiques

En termes de variantes, les manipulations topologiques effectuées sur le dispositif à sortie simple sont réalisables avec les mêmes restrictions en termes de comportement. D'autre part, comme pour l'OTA simple, on peut synthétiser une version à entrées complémentaires de l'OTA cascode télescopique (*figure 21*). En termes de performances, il jouit des mêmes avantages et inconvénients.

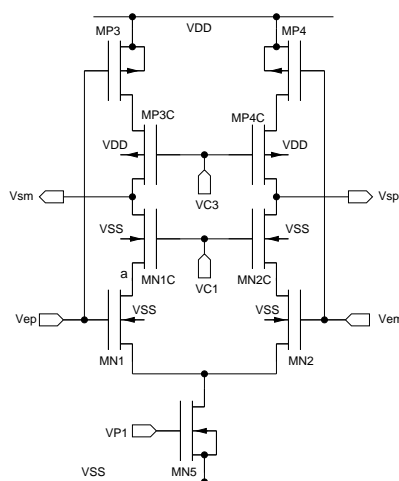


FIGURE 21 –

OTA cascode télescopique à entrées complémentaires de type N à sortie différentielle

3.3 Utilisation de l'OTA télescopique

L'OTA cascode télescopique est principalement caractérisé par un gain statique potentiellement élevé ($> 60dB$), une fréquence de transition élevée ($> 100MHz$ avec une consommation de l'ordre du mA) pour une bonne marge de phase ($> 70^\circ$) avec une capacité de charge de l'ordre du picofarad, une excursion de sortie médiocre et une excursion de mode commun d'entrée limitée. Sa très forte résistance de sortie en fait l'AOP privilégié pour des charges purement capacitives (circuits à capacités commutées) avec des tensions d'alimentation supérieures à 2 Volts. En basse alimentation il est utilisé en tête des OTA deux étages à très grand gain.

4 L'OTA cascode replié

4.1 L'OTA cascode replié non différentiel

4.1.1 Constitution

L'amplificateur opérationnel cascode replié est obtenu par repliement des transistors cascodes de la paire différentielle de l'amplificateur opérationnel télescopique (*figure*

22). Cette manipulation topologique permet l'obtention d'un dispositif à gain statique élevé avec une amélioration de l'excursion de la tension de mode commun d'entrée (unilatéralement) et une amélioration de l'excursion de la tension de sortie.

D'autre part, le repliement des transistors cascodés de la paire différentiel offre un degré de liberté dans le sens où les transistors cascodes MP1C et MP2C et les transistors cascodés MN1 et MN2 peuvent être alimentés par des courants de polarisation différents. Ainsi, toutes choses étant à peu près égales par ailleurs et à consommation constante identique, on peut éventuellement améliorer le temps d'établissement d'un dispositif traitant des signaux de faible amplitude, en privilégiant la partie linéaire fixée par la fréquence de transition de l'OTA au détriment de l'éventuelle partie non linéaire fixée par le slew-rate.

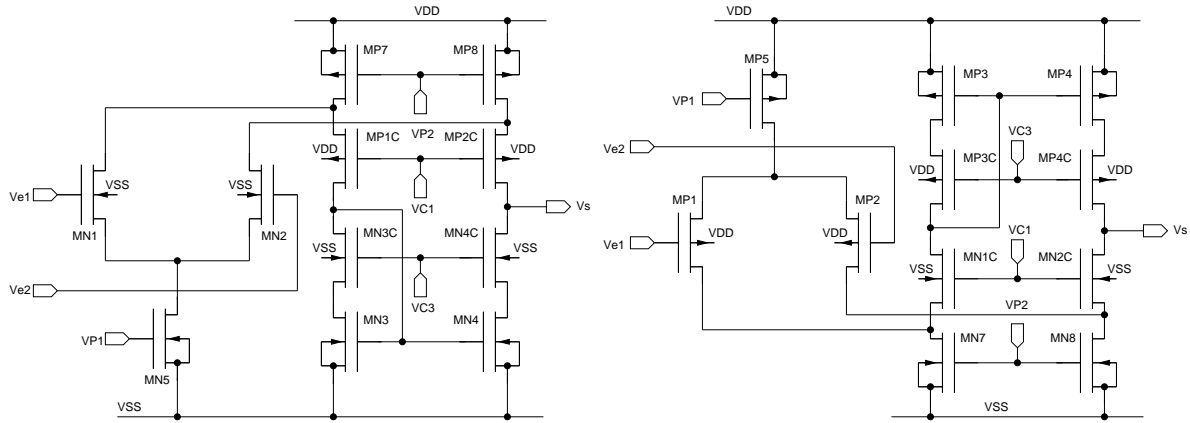


FIGURE 22 –

Amplificateurs opérationnels cascode replié de type P et N

4.1.2 Performances petit signal

L'OTA cascode replié est un également circuit à sept nœuds, les différents indices de performance petit signal seront obtenus directement à partir des performances de l'OTA simple en utilisant le principe du transistor **composite cascodé replié** de la *figure 23*.

- Performances basses fréquences

Comportementalement, on peut écrire directement

$$Ad0 \approx \frac{gmc_1}{gdsc_1 + gdsc_3}$$

$$Ac0 \approx -\frac{gds_5}{2gmc_3}$$

$$RRMC = \left| \frac{Ad0}{Ac0} \right| \approx 2 \frac{gmc_1 gmc_3}{gds_5 (gdsc_1 + gdsc_3)}$$

$$rs = \frac{1}{gs} = \frac{1}{gdsc_1 + gdsc_3}.$$

avec

$$gmc_1 = \frac{gm_1}{1 + \frac{gds_1 + gds_7}{gm_{1C} + gmb_{1C} + gds_{1C}}} \approx gm_1$$

$$gdsc_1 = (gds_1 + gds_7) \frac{gds_{1C}}{gm_{1C} + gmb_{1C} + gds_{1C} + gds_1 + gds_7} \approx (gds_1 + gds_7) \frac{VEG_{1C}}{L_{1C}VE_{1C}}$$

et

$$gmc_3 = \frac{gm_3}{1 + \frac{gds_3}{gm_{3C} + gmb_{3C} + gds_{3C}}} \approx gm_3$$

$$gdsc_3 = gds_3 \frac{gds_{3C}}{gm_{3C} + gmb_{3C} + gds_{3C} + gds_3} \approx gds_3 \frac{VEG_{3C}}{L_{3C}VE_{3C}}.$$

En forte inversion et en régime saturé, selon la valeur des tensions effectives de grille et des longueurs des transistors cascodes, un gain de plus de un à deux ordres de grandeur peut être escompté par rapport à l'OTA simple sur le gain statique et la résistance de sortie. Ce gain est toutefois inférieur à celui de l'OTA télescopique du fait de la présence du transistor de polarisation *MP7* en parallèle sur le transistor *MN1* pour le petit signal.

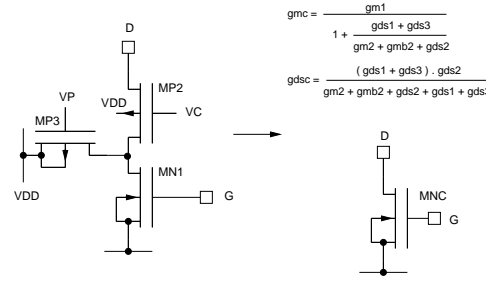


FIGURE 23 –

Principe du transistor composite cascodé replié

- Performances moyennes fréquences

Pour les moyennes fréquences, on doit prendre en compte les capacités structurelles associées à *MP7* venant renforcer la valeur du pôle non dominant associé au nœud interne **a** du transistor cascode de la paire différentielle du télescopique. La réponse en fréquence de l'OTA peut ainsi être modélisée, pour une entrée différentielle, par une fonction de transfert du quatrième ordre

$$Ad \approx \frac{Ad0}{2\omega_a\omega_s} \frac{p^2 + \omega_d p + 2\omega_d\omega_c}{(p + \omega_s)(p + \omega_a)(p^2 + \omega_d p + \omega_d\omega_c)}.$$

Avec

$$\omega_a \approx \frac{gm_{1C} + gmb_{1C}}{ca}$$

$$\omega_s \approx \frac{gs}{cs}$$

$$\omega_c \approx \frac{gm_3}{cc}$$

$$\omega_d \approx \frac{gm_{3C} + gmb_{3C}}{cd}$$

$$et \quad ca = cbd_1 + cgd_1 + cgs_{1C} + cbs_{1C} + cbd_7 + cgd_7$$

$$et \quad cs = cbd_{2C} + cgd_{2C} + cbd_{4C} + cgd_{4C} + C_1$$

$$et \quad cc = cbd_{1C} + cgd_{1C} + cbd_{3C} + cgd_{3C} + 2(cgs_3 + cgb_3)$$

$$et \quad cd = cbd_3 + cgd_3 + cgs_{3C} + cbs_{3C},$$

le produit gain-bande du dispositif est approximativement celui de l'OTA simple

$$PGB = Ad_0\omega_s \approx \frac{gm_1}{cs} \approx \frac{I0}{VEG_1 cs}.$$

- Capacités d'entrée basses fréquences

Le formalisme permettant la détermination des capacités d'entrée est identique à celui utilisé pour calcul de l'OTA télescopique. Pour la capacité d'entrée ce_1 sur MN1,

$$ce_1 \approx cg_1 + cgd_1\left(1 + \frac{gm_1}{2gm_{1C}}\right)$$

avec

$$cg_1 = k (cgs_1 + cgb_1) \text{ et } k \approx 0.5\left(1 - \frac{gdsc_1}{gdsc_1 + gdsc_3}\right)$$

si le substrat de la paire différentielle est relié à la source, et avec

$$cg_1 = cgb_1 + k cgs_1 \text{ et } k \approx \frac{0.5gm_1\left(1 - \frac{gdsc_1}{gdsc_1 + gdsc_3}\right) + gmb_1}{gm_1 + gmb_1}$$

dans le cas contraire. Alors que pour la capacité d'entrée ce_2 sur MN2, en tenant compte de la capacité d'entrée du montage cascode

$$ce_2 \approx cg_2 + cgd_2\left(1 + \frac{gm_2 + gds_{4C}|Ad0|}{gm_{2C} + gmb_{2C} + gds_2 + gds_8}\right)$$

avec

$$cg_2 = k (cgs_2 + cgb_2) \text{ et } k \approx 0.5\left(1 + \frac{gdsc_1}{gdsc_1 + gdsc_3}\right)$$

si le substrat est relié à la source, et avec

$$cg_2 = cgb_2 + k cgs_2 \text{ et } k \approx \frac{0.5gm_1\left(1 + \frac{gdsc_1}{gdsc_1 + gdsc_3}\right) + gmb_{1C}}{gm_1 + gmb_1}$$

dans le cas contraire. Aux basses fréquences, la capacité de couplage cgd_2 de MN2 est amplifiée par une fraction du gain statique $Ad0$ (l'effet Miller est réduit par cascodage).

4.1.3 Performances en bruit

Si on considère que le bruit des transistors cascodes est négligeable devant le bruit des transistors cascodés, le bruit de l'OTA cascode replié peut être déterminé à partir du schéma de principe de la *figure 24*. On écrit ainsi par superposition l'expression du courant de bruit de sortie

$$isn = in_1 + in_2 + in_3 + in_4 + in_7 + in_8.$$

Intrinséquement, l'OTA cascode replié est plus bruyant que l'OTA télescopique. A partir de la transconductance de l'OTA

$$gm = Ad0.rs \approx gm_1,$$

on calcule la d.s.p. équivalente ramenée en entrée

$$Sve = 2Sve_1(1 + (\frac{gmc_3}{gmc_1})^2 \frac{Sve_3}{Sve_1} + (\frac{gm_7}{gmc_1})^2 \frac{Sve_7}{Sve_1}).$$

Les transistors cascodés de la paire différentielle contribuent directement au bruit, alors que la contribution des transistors de charge cascodés et des transistors de polarisation est pondérée par le carré des rapports de leur transconductance de grille. En séparant la composante de bruit thermique de la composante de bruit en 1/f, et avec

$$IDS_7 = K_I IDS_1 \quad \text{et} \quad IDS_3 = (K_I - 1) IDS_1$$

on obtient pour le bruit thermique

$$Sve(th) \approx \frac{cst}{gmc_1} (1 + \frac{gmc_3}{gmc_1} + \frac{gm_7}{gmc_1}) \approx cst \frac{VEG_1}{I_0} (1 + (K_I - 1) | \frac{VEG_1}{VEG_3} | + K_I | \frac{VEG_1}{VEG_5} |).$$

Le bruit thermique généré par l'OTA est minimisé en choisissant des fortes transconductances de grille pour les transistors de la paire différentielle d'entrée et des faibles transconductances pour les autres transistors. Quant au bruit en 1/f, il s'écrit

$$Sve(1/f) \approx cst \frac{KF_1}{L_1^2} (1 + (K_I - 1)^2 (\frac{VEG_3}{VEG_1})^2 \frac{KF_3}{KF_1} \frac{L_1^2}{L_3^2} + K_I^2 (\frac{VEG_7}{VEG_1})^2 \frac{KF_7}{KF_1} \frac{L_1^2}{L_7^2}).$$

Le bruit en 1/f est minimisé en choisissant des transistors de charge plus longs que les transistors d'entrée qui doivent avoir une forte transconductance (faible tension effective de grille et fort courant de polarisation). D'autre part, le paramètre de modèle KF étant normalement plus petit pour un transistor de type P que pour un transistor de type N, en terme de bruit en 1/f, l'OTA simple de type P est normalement plus performant que l'OTA de type N.

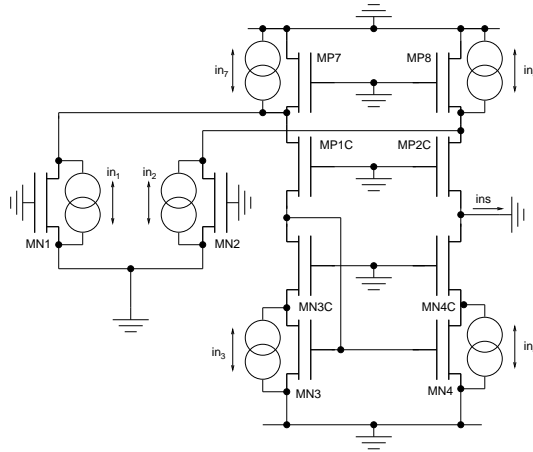


FIGURE 24 –

Modélisation de l'OTA cascode replié pour le calcul du bruit

4.1.4 Performances statiques

- Tensions de décalage

- *Tension de décalage systématique :*

En statique, la tension de sortie est égale à $VS0 = VDD - VSG_3$. Par synthèse, elle peut être telle que l'erreur résiduelle correspondante pour une tension d'entrée égale à zéro soit nulle. Si ce n'est pas le cas, une tension de décalage $ED0$ égale à l'opposé de cette tension résiduelle divisée par le gain statique est générée.

- *Tension de décalage statistique :*

Une variation du courant de drain d'un transistor cascode n'affectant que la tension drain-source du transistor cascodé, si la tension effective de drain est suffisante, son courant de polarisation n'est statistiquement pas affecté. Ainsi, par extension du modèle de calcul utilisé pour l'OTA simple, on peut directement écrire

$$\sigma^2(dIS) = 2\sigma^2(dIDS_1) + 2\sigma^2(dIDS_3) + 2\sigma^2(dIDS_7).$$

Ainsi, avec

$$\sigma^2(ED_0) \approx \frac{\sigma^2(dIS)}{gm_1^2} \quad \text{et} \quad gm_1 = \frac{2IDS_1}{VEG_1}$$

on obtient l'écart type en forte inversion

$$\sigma(ED_0) = \sqrt{\frac{1}{2}\sigma^2\left(\frac{dIDS_1}{IDS_1}\right)VEG_1^2 + \frac{1}{2}\sigma^2\left(\frac{dIDS_3}{IDS_3}\right)(K_I - 1)^2VEG_1^2 + \frac{1}{2}\sigma^2\left(\frac{dIDS_7}{IDS_7}\right)K_I^2VEG_1^2}.$$

soit en termes de paramètres électriques avec

$$\begin{aligned} A1 &= \frac{1}{2}\sigma^2\left(\frac{d\beta_N}{\beta_N}\right)_1VEG_1^2 + 2\sigma^2(dVTH0_N)_1 \\ A2 &= \frac{1}{2}\sigma^2\left(\frac{d\beta_N}{\beta_N}\right)_3(K_I - 1)^2VEG_1^2 + 2\sigma^2(dVTH0_N)_3(K_I - 1)^2\frac{VEG_1^2}{VEG_3^2} \\ A3 &= \frac{1}{2}\sigma^2\left(\frac{d\beta_P}{\beta_P}\right)_7K_I^2VEG_1^2 + 2\sigma^2(dVTH0_P)_7K_I^2\frac{VEG_1^2}{VEG_7^2} \end{aligned}$$

$$\sigma(ED_0) = \sqrt{A1 + A2 + A3},$$

et en termes de constantes technologiques d'erreur d'appariement, avec

$$\begin{aligned} B1 &= \frac{A_{\beta_N}^2}{(WL)_1} + (K_I - 1)^2\frac{A_{\beta_N}^2}{(WL)_3} + K_I^2\frac{A_{\beta_P}^2}{(WL)_7}\frac{VEG_1^2}{4} \\ B2 &= \frac{A_{VTHN}^2}{(WL)_1} + \frac{A_{VTHN}^2}{(WL)_3}(K_I - 1)^2\frac{VEG_1^2}{VEG_3^2} + \frac{A_{VTHP}^2}{(WL)_7}K_I^2\frac{VEG_1^2}{VEG_7^2} \end{aligned}$$

$$\sigma(ED_0) = \sqrt{B1 + B2},$$

soit avec $\beta'_N = \mu_N \text{cox}$ et $\beta'_P = \mu_P \text{cox}$ et

$$\begin{aligned} C1 &= \frac{VEG_1^2}{I_0}\left(\frac{\beta'_N}{4L_1^2}A_{\beta_N}^2VEG_1^2 + (K_I - 1)\frac{\beta'_N}{4L_3^2}A_{\beta_N}^2VEG_3^2 + K_I\frac{\beta'_N}{4L_7^2}A_{\beta_P}^2VEG_7^2\right) \\ C2 &= \frac{\beta'_N}{L_1^2}A_{VTHN}^2 + (K_I - 1)\frac{\beta'_N}{L_3^2}A_{VTHN}^2 + K_I\frac{\beta'_P}{L_7^2}A_{VTHP}^2 \end{aligned}$$

$$\sigma(ED_0) = \sqrt{\frac{VEG_1^2}{I_0}(C1 + C2)}.$$

Une faible tension de décalage statistique implique, une faible tension effective de grille notamment pour les transistors de la paire différentielle, des transistors de grande longueur et un fort courant de polarisation.

- **Excursion maximum de la tension de mode commun d'entrée**

Elle est fixée par la paire différentielle d'entrée. Avec $Vd1 = VDD - VSD_7$, l'excursion de la tension de mode commun d'entrée pour un OTA de type N est donnée par

$$VDS_{5sat} + VGS_1 + VSS < VEMC < VGS_1 - VDS_{1sat} - VSD_7 + VDD$$

soit avec $VDS_{1sat} = VGS_1 - VTH_1$

$$VDS_{5sat} + VGS_1 + VSS < VEMC < VTH_1 - VSD_7 + VDD$$

Pour l'OTA de type P, elle s'écrit

$$VSS + VDS_7 - VSG_1 - VDS_{1sat} < VEMC < VDD - VSG_1 - VDS_{5sat}.$$

- **Excursion maximum de la tension de sortie**

L'excursion de sortie dépend des tensions de polarisation des transistors cascodes. Pour l'OTA de type N, avec

$$\begin{aligned} VP2 &= VDD - VSG_8 \\ VC1 &= VDD - VSD_8 - VSG_{2C} \\ VC3 &= VSS + VDS_4 + VGS_{4C} \end{aligned}$$

et la condition du régime saturé pour $MP2C$ et $MN4C$

$$\begin{aligned} VGD_{2C} &= VC1 - VS_0 > VSD_{2Csat} - VSG_{2C} \\ VDG_{4C} &= VS_0 - VC3 > VDS_{4Csat} - VGS_{4C} \end{aligned}$$

on obtient l'encadrement

$$VDS_4 + VDS_{4Csat} + VSS < VS_0 < VDD - VSD_8 - VSD_{2Csat}.$$

L'optimum d'excursion est atteint avec

$$VDS_4 = VDS_{4sat} \approx VGS_4 - VTH_3 \quad \text{et} \quad VSD_8 = VSD_{8sat} \approx VSG_8 - |VTH_8|.$$

Pour un OTA de type P, l'excursion de la tension de sortie est donnée par

$$VDS_8 + VDS_{2Csat} + VSS < VS_0 < VDD - VSD_4 - VSD_{4Csat}.$$

4.1.5 Le slew-rate

Une attaque positive de très forte amplitude sur la grille de MN1 bloque le transistor MN2. $J0$ étant le courant de repos des transistors MP7 et MP8, et $I0$ étant le courant de repos du transistor MN5, l'intégralité du courant $I0$ traverse le transistor MN1 (*figure 25*). Ce faisant, on peut être en présence de deux configurations différentes.

- **Cas où $J0 \geq I0$: $K_I \geq 2$**

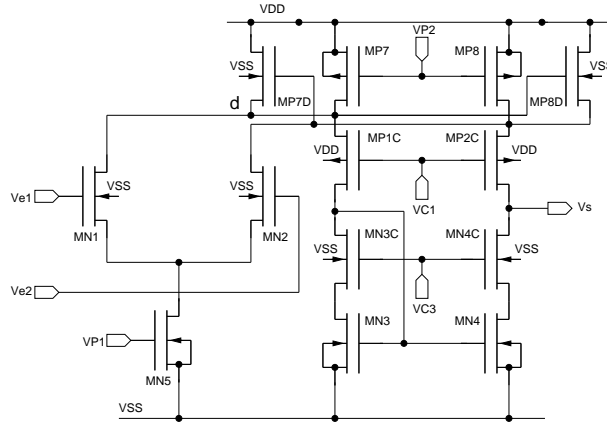


FIGURE 26 –

L'OTA cascode replié de type N avec diodes d'accélération

4.1.6 Variantes de L'OTA cascode replié à sortie simple

Nonobstant les différentes variantes topologiques triviales que l'on peut obtenir, en ne cascodant qu'un transistor sur deux (OTA cascodes semi-repliés), ou en ne cascodant aucun des transistors (OTA simple replié), le repliement avec sa source de courant associée offre l'opportunité d'utiliser MP7 comme miroir de courant pour réaliser la conversion du signal différentiel en sortie de la paire différentielle, en signal de sortie simple pour l'OTA, ou d'utiliser MP7 en transistor signal pour opérer un recyclage du courant de polarisation correspondant.

- OTA cascode replié à miroir de courant de type opposé

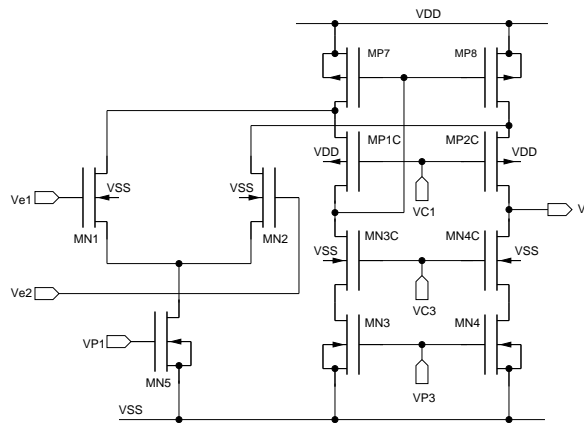


FIGURE 27 –

L'OTA cascode replié de type N à miroir P

Si on considère l'OTA cascode replié de type N à miroir P de la *figure 27*, les nœuds basse impédance correspondant aux sources de MP1C et MP2C sont utilisés comme nœuds d'injection des courants issus de la paire différentielle (la paire différentielle est spécifiquement utilisée comme transconducteur) dans le miroir de courant. Ce

faisant, on simplifie le circuit de polarisation (courants de polarisation de même type) et, dans le cas d'un dispositif de type P à miroir N, en réduisant la capacité parasite sur les nœuds de sommation, toutes choses étant égales par ailleurs, on est susceptible d'améliorer le produit gain-bande de l'OTA.

- OTA cascode replié avec recyclage du courant de polarisation

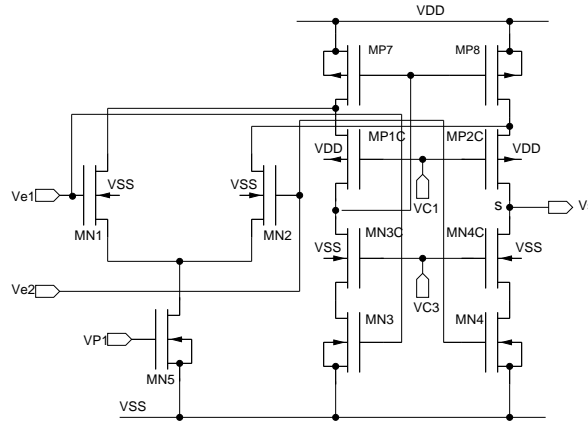


FIGURE 28 –

L'OTA cascode replié de type N avec recyclage de type N

Cette manipulation topologique, qui transforme les transistors de charge en transistors "signal" (*figure 28*), fait que MN3 et MN4 par l'intermédiaire de leur transconductance contribuent aux performances dynamiques du circuit. Ainsi, à marge de phase identique, on est susceptible d'obtenir un meilleur gain statique, une meilleure fréquence de transition et une meilleure vitesse d'excursion en sortie (*figure 29*), au détriment de l'excursion de la tension de mode commun d'entrée, de l'excursion de la tension de sortie (la tension de polarisation de grille de MN3 et MN4 est la tension d'entrée de mode commun), des capacités d'entrée, de la linéarité et du gain de mode commun.

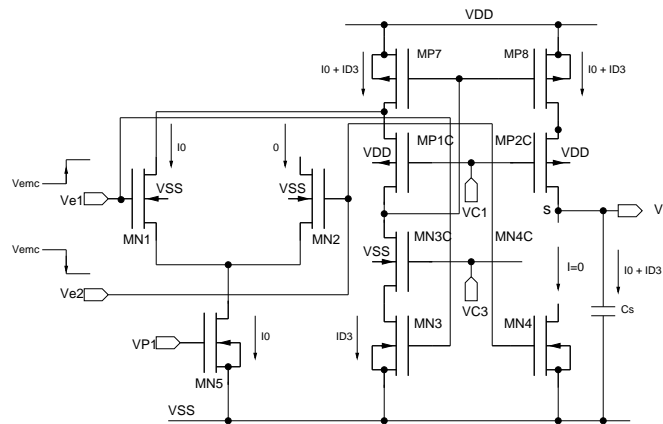


FIGURE 29 –

Modèle comportemental de l'OTA avec recyclage de type N pour l'excursion grand signal en sortie

La variante précédente étant la version repliée de l'OTA télescopique avec entrées complémentaires, une seconde variante peut théoriquement être obtenue en recyclant les courants de polarisation circulant dans MP7 et MP8, ce faisant on arrive au montage de la *figure 30*. Toutefois, cette variante est sujette à caution. En effet si on considère le fonctionnement du circuit sur une attaque grand signal, on constate que la paire différentielle peut être transitoirement déconnectée (*figure 31*), est ainsi allonger le temps de recouvrement (retours au régime linéaire).

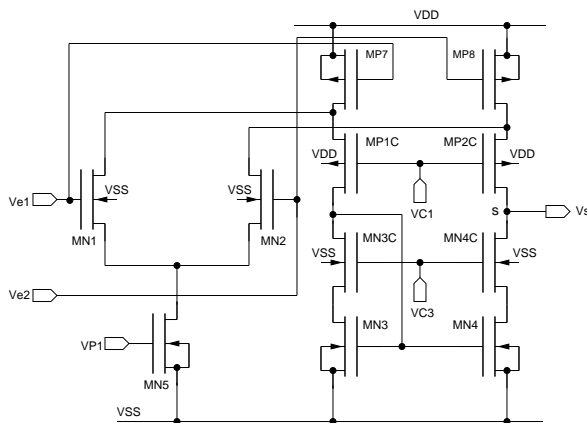


FIGURE 30 –

L'OTA cascode replié de type N avec recyclage de type P

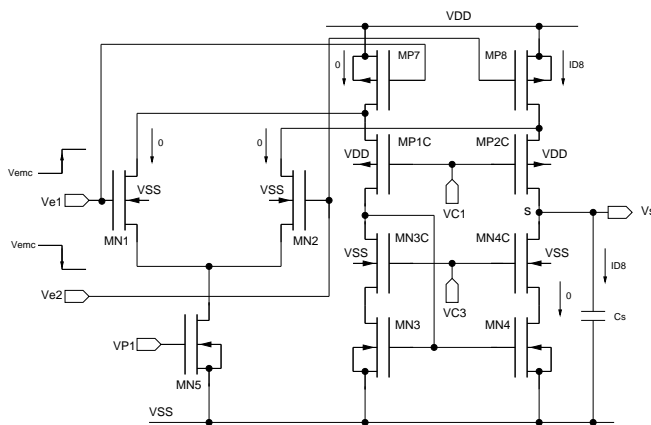


FIGURE 31 –

Modèle comportemental de l'OTA avec recyclage de type P pour l'excursion grand signal en sortie

4.2 L'OTA cascode replié à sortie différentielle

4.2.1 Constitution

L'amplificateur opérationnel cascode replié à sortie différentielle est obtenue en remplaçant le miroir de courant cascodé de l'OTA à sortie simple par une charge active cascodée (*figure 32*). Comme tous les dispositifs à sortie différentielle haute impédance,

il est nécessaire d'utiliser un circuit d'équilibrage qui d'une part fixe la tension de mode commun en sortie sur une valeur normalement égale à la moitié de la tension d'alimentation et qui d'autre part assure la stabilité du circuit pour les composantes alternatives de **mode commun** .

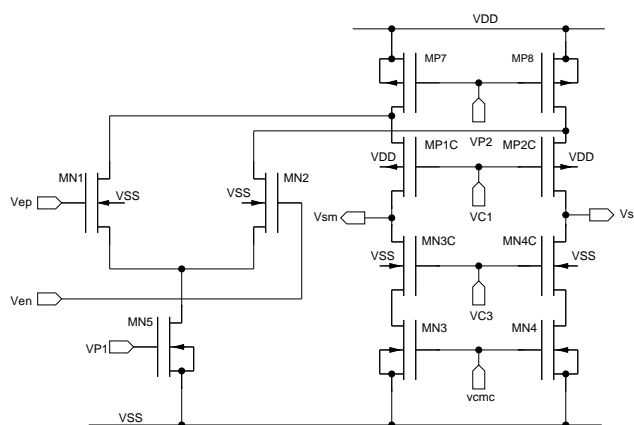


FIGURE 32 –

Amplificateurs opérationnels cascode replié de type N à sortie différentielle

4.2.2 Performances petit signal

Les performances petit signal de l'OTA cascode replié peuvent directement être obtenues à partir des performances de l'OTA simple en utilisant le principe du transistor composite cascodé.

- Performances basses fréquences

Comportementalement, on peut ainsi écrire

$$Ad0 \approx \frac{gmc_1}{gdsc_1 + gdsc_3}$$

$$Ac0 = -\frac{gmc_1 gds_5}{gds_5(gdsc_3 + gdsc_1) + 2gdsc_3(gmc_1 + gmb_1 + gdsc_1)} \approx -\frac{gds_5}{2gdsc_3} \frac{gmc_1}{gmc_1 + gmb_1}$$

soit

$$Ac0 \approx -\frac{L_3 VE_5}{L_5 VE_3} 2L_{3C} \frac{VE_{3C}}{VE_{G_{3C}}}$$

Comparativement à l'OTA non différentiel, le gain de mode commun est très nettement supérieur. Un cascodage de la source de courant de la paire différentielle, si la tension d'entrée de mode commun est suffisante, peut permettre une réduction d'un ordre de grandeur. D'autre part, l'action du circuit de contre-réaction de mode commun nécessaire au bon fonctionnement du dispositif, peut également réduire d'un à deux ordre de grandeur la valeur de $Ac0$.

$$RRMC \approx \left| \frac{Ad0}{Ac0} \right| \approx 2 \frac{gmc_1 gdsc_3}{gds_5(gdsc_1 + gdsc_3)}$$

En terme de résistance différentielle de sortie

$$r_s = \frac{1}{g_s} = \frac{2}{g_{dsc_1} + g_{dsc_3}}.$$

- Capacités d'entrée

De part le cascodage de MN1, à partir du principe du demi-circuit, on peut directement écrire

$$c_{e_1} = c_{e_2} \approx c_{gs_1} + c_{gb_1} + c_{gd_1} \left(1 + \frac{g_{m_1}}{g_{m_1C}}\right)$$

et

$$c_{emd} \approx 0,5(c_{gs_1} + c_{gb_1} + c_{gd_1} \left(1 + \frac{g_{m_1}}{g_{m_1C}}\right)).$$

- Autres performances

Les performances en bruit, les performances statiques et le slew-rate de l'OTA différentiel sont formellement celles de l'OTA à sortie simple.

4.2.3 Variantes topologiques

En termes de variantes, les manipulations topologiques effectuées sur le dispositif à sortie simple sont réalisables avec les mêmes restrictions en termes de comportement.

4.3 Utilisation de l'OTA cascode replié

L'OTA cascode replié est principalement caractérisé par un gain statique potentiellement élevé ($> 60dB$), une fréquence de transition élevée ($> 100MHz$ avec une consommation de l'ordre du mA) pour une bonne marge de phase ($> 70^\circ$) avec une capacité de charge de l'ordre du picofarad, une excursion de sortie médiocre mais supérieure à celle de l'OTA télescopique ($V_{alim} - 2V_{DSsat}$) et une excursion de mode commun d'entrée fortement dissymétrique (bonne dans un sens et limitée dans l'autre). Sa très forte résistance de sortie en fait l'AOP privilégié pour des charges purement capacitives (circuits à capacités commutées) avec des tensions d'alimentation supérieures à 2 Volts. En basse alimentation il est parfois utilisé en tête des OTA deux étages à grand gain.

5 L'OTA à charge différentielle télescopique

5.1 L'OTA à sortie non différentielle

5.1.1 Constitution

L'OTA deux étages BLABLA

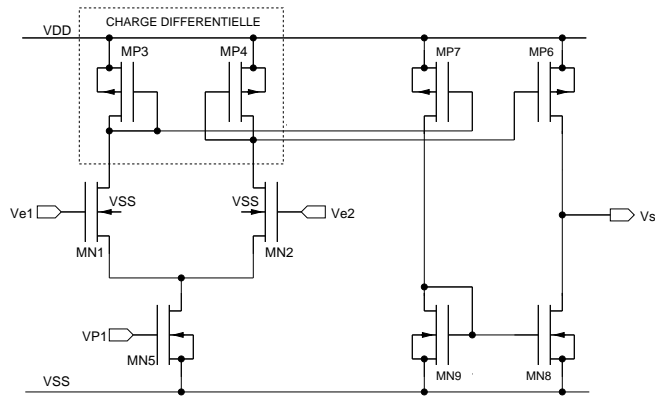


FIGURE 33 –

OTA à charge différentielle télescopique à sortie simple

5.1.2 Techniques de réhaussement de gain

- Charge avec conductances d'amortissement

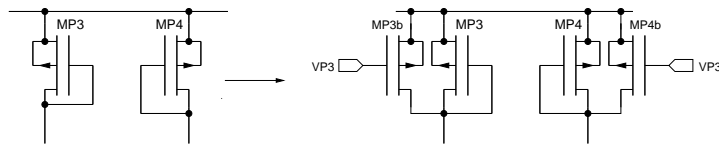


FIGURE 34 –

Réhaussement de gain par conductances d'amortissement

- Charge avec réaction positive partielle

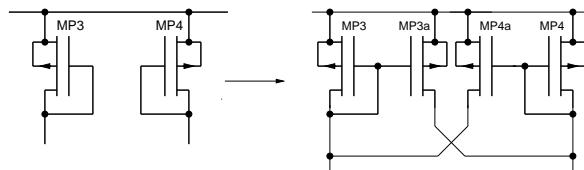


FIGURE 35 –

Réhaussement de gain par réaction positive partielle

- Charge avec contre réaction locale de mode commun

5.1.3 Techniques de réhaussement de la marge de phase

BLABLA facteur de séparation des pôles compensation passive miroir de courant FF (paire dif)

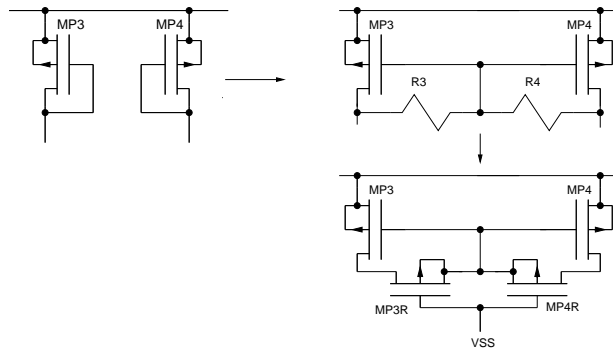


FIGURE 36 –

Réhaussement de gain par contre réaction locale de mode commun

5.2 L'OTA à sortie différentielle

5.2.1 Constitution

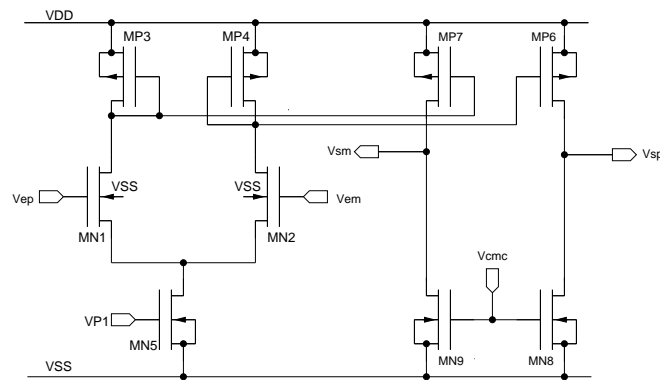


FIGURE 37 –

OTA à charge différentielle télescopique à sortie différentielle

5.3 Les OTA différentiels classe AB

5.3.1 L'OTA classe AB "RQI"

5.3.2 L'OTA classe AB "avec suiveur de tension"

6 L'OTA à charge différentielle replié

6.1 L'OTA à sortie non différentielle

6.1.1 Constitution

6.2 L'OTA à charge différentielle replié à sortie simple

6.3 L'OTA à sortie différentielle

VOIR AVEC PASSAGE PAR INVERSEUR CMOS CF ARTICLES.....

Références

- [1] D.A. JOHNS and K. MARTIN. "*Analog integrated circuit design*". John Wiley and sons, 1997.
- [2] B.Y. KAMATH, R.G. MEYER, and P.R. GRAY. "Relationship between frequency response and settling time of operational amplifiers". *IEEE Journal of Solid-State Circuit*, vol. 9(No. 6) :pp. 347–352, Dec. 1974.